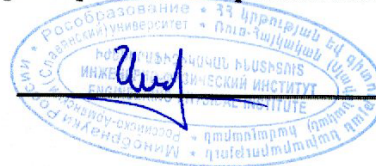


**ГОУ ВПО РОССИЙСКО-АРМЯНСКИЙ (СЛАВЯНСКИЙ)
УНИВЕРСИТЕТ**

Составлен в соответствии с
государственными требованиями к
минимуму содержания и уровню
подготовки выпускников по
направлению 11.03.03 Конструирование и
технология электронных средств и
Положением «Об УМКД РАУ».

УТВЕРЖДАЮ:

Директор ИФИ Саркисян А.А.



21.07.2023г.

Институт: Инженерно-физический

Кафедра: Микроэлектронные схемы и системы

Автор: *К.т.н. Бабаян Давид Робертович*

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС

Дисциплина: **Б1.О.18 «Проектирование цифровых интегральных схем»**

Направление: 11.03.03 «Конструирование и технология электронных
средств»

ЕРЕВАН

Структура и содержание УМКД

1. Аннотация

1.1. Выписка из ФГОС ВО РФ по минимальным требованиям к дисциплине

В результате изучения данной дисциплины студент должен:

- **знать:** основы проектирование цифровых интегральных схем;
- **уметь:** анализировать, моделировать и синтезировать цифровые схемы;
- **владеть:** навыками автоматизированного проектирования цифровых схем.

1.2. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Курс «Проектирование цифровых интегральных схем» тесно взаимосвязан с такими дисциплинами специальности «Конструирование и технология электронных средств», как «Электротехника и электроника», «Схемо- и системотехника электронных средств», «Логическое проектирование электронных средств», «Синтез и оптимизация цифровых интегральных схем».

1.3. Требования к исходным уровням знаний, умений и навыков студентов для прохождения дисциплины (что должен знать, уметь и владеть студент для прохождения данной дисциплины)

Для прохождения данной дисциплины студент должен

- **знать:** основы алгебры логики, электроники и моделирования электронных средств;
- **уметь:** анализировать и моделировать простейшие электрические и электронные схемы;
- **владеть:** навыками информационных технологий, электротехники и электроники.

1.4. Предварительное условие для прохождения (дисциплина(ы), изучение которых является необходимой базой для освоения данной дисциплины)

Для освоения данной дисциплины у студентов должна быть устойчивая база знаний по дисциплинам: введение в проектирование интегральных схем; электротехника и электроника; схемо- и системотехника электронных средств; языки проектирования аппаратных средств.

2. Содержание

2.1. Цели и задачи дисциплины

Изучение основ проектирования, анализа и моделирования цифровых интегральных схем, изучение методов проектирования, анализа и моделирования комбинационных и последовательных цифровых логических схем, приобретение навыков проектирования цифровых схем с помощью современных программных инструментов.

2.2. Требования к уровню освоения содержания дисциплины (какие компетенции (знания, умения и навыки) должны быть сформированы у студента после прохождения данной дисциплины)

В результате освоения данной дисциплины у студента должны быть сформированы следующие компетенции:

универсальные компетенции (УК):

- способен осуществлять поиск, критический анализ и синтез информации, применять системный подход для решения поставленных задач (УК-1)

общепрофессиональные компетенции (ОПК):

- способен использовать положения, законы и методы естественных наук и математики для решения задач инженерной деятельности (ОПК-1)
- способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных (ОПК-2)
- способен применять современные компьютерные технологии для подготовки текстовой и конструкторско-технологической документации с учетом требований нормативной документации (ОПК-4)

2.3. Трудоемкость дисциплины и виды учебной работы (в академических часах и кредитах)

2.3.1. Объем дисциплины и виды учебной работы

2.3.2.

Виды учебной работы	Всего, в акад. часах
1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	180/5кредит
1.1. Аудиторные занятия, в т. ч.:	
1.1.1. Лекции	34
1.1.2. Лабораторные работы	34
1.2. Самостоятельная работа, в т.ч.:	76
Итоговый контроль <u>Экзамен</u>	36

2.3.2. Распределение объема дисциплины по темам и видам учебной работы

Разделы и темы дисциплины	Всего(а к. часов)	Лекции и(ак. часов)	Лаб. (ак. часов)
1	2	3	4
Раздел 1. Цель и задачи курса	2	2	
Тема 1. Введение. Соотношение между цифровым и аналоговым проектированием. Логические схемы (ЛС). Параметры и характеристики ЛС и логических сигналов. Понятие комбинационной и последовательностной логики.	2	2	
Раздел 2. Основы схемотехники цифровых схем	16	8	8
Тема 2.1. Классификация и особенности цифровых схем. Основные характеристики логических вентиляей.	4	2	2
Тема 2.2. Логические сигналы и вентили. Семейства логических схем.	2	2	
Тема 2.3.Элементы логики на полевых транзисторах с изолированными затворами металл - окисел - полупроводник (МОП) и комплементарной МОП логики (КМОП).	4	2	2
Тема 2.4.Структура МОП-транзистора n-типа и p-типа. Инвертор, схемы И, ИЛИ, XOR и другие схемы на основе КМОП логики.	6	2	4
Раздел 3. Комбинационные схемы	18	8	10
Тема 3.1. Комбинационная логика. Совершенная дизъюнктивная и конъюнктивная нормальные формы (СДНФ и СКНФ). Таблицы переключений и карты Карно.	8	4	4
Тема 3.2. Типовые комбинационные схемы: шифраторы, мультиплексоры, дешифраторы и демультимплексоры, коммутаторы.	10	4	6
Раздел 4. Основы синтеза комбинационных схем	32	16	16
Тема 4.1. Программные методы минимизации (метод Квайна-МакКласки). Многовыходные комбинационные схемы.	10	4	6
Тема 4.2. Диаграммы двоичных решений (ROBDD). Представление булевых функций в виде ROBDD.	6	4	2

Тема 4.3. Мультиплексор как универсальный логический элемент. Реализация логических функций на дешифраторах. Преобразователи кодов.	10	4	6
Тема 4.4. Анализ комбинационных схем. Временные характеристики комбинационных схем.	6	4	2
Итого	68	34	34

2.3.3. Содержание разделов и тем дисциплины

Основные разделы:

Раздел 1. Цель и задачи курса

Раздел 2. Основы схемотехники цифровых схем

Раздел 3. Комбинационные схемы

Раздел 4. Основы синтеза комбинационных схем

Раздел 1. Цель и задачи курса.

Введение. Соотношение между цифровым и аналоговым проектированием. Логические схемы (ЛС). Параметры и характеристики ЛС и логических сигналов. Понятие комбинационной и последовательностной логики.

Раздел 2. Основы схемотехники цифровых схем.

Тема 2.1. Классификация и особенности цифровых схем. Основные характеристики логических вентилях.

Тема 2.2. Логические сигналы и вентили. Семейства логических схем.

Тема 2.3. Элементы логики на полевых транзисторах с изолированными затворами металл - окисел - полупроводник (МОП) и комплементарной МОП логики (КМОП). Эмиттерно-связанная логика (ЭСЛ).

Тема 2.4. Структура МОП-транзистора n-типа и p-типа. Элементы комплементарной МОП логики (КМОП).

Инвертор, схемы И, ИЛИ, XOR и другие схемы на основе КМОП логики.

Раздел 3. Комбинационные схемы.

Тема 3.1. Комбинационная логика. Составление и минимизация логических функций, реализация ЛС. Совершенная дизъюнктивная и конъюнктивная нормальные формы (СДНФ и СКНФ). Таблицы переключений и карты Карно.

Тема 3.2. Типовые комбинационные схемы: шифраторы, мультиплексоры, дешифраторы и демультимплексоры, коммутаторы. Использование шифраторов и дешифраторов для реализации логических функций.

Раздел 4. Основы синтеза комбинационных схем.

Тема 4.1. Программные методы минимизации (метод Квайна-МакКласки). Многовыходные комбинационные схемы. Факторизованная форма представления булевых функций.

Тема 4.2. Диаграммы двоичных решений (ROBDD). Представление булевых функций в виде ROBDD. Построение ROBDD по заданной логической схеме.

Тема 4.3. Мультиплексор как универсальный логический элемент. Реализация логических функций на дешифраторах. Преобразователи кодов. Преобразователь кода Грея в двоичный код и обратное преобразование.

Тема 4.4. Анализ комбинационных схем. Временные характеристики комбинационных схем. Задержки распространения и реакции в комбинационных схемах.

2.4. Материально-техническое обеспечение дисциплины

Лабораторные работы проводятся в учебном департаменте Синопис Армения.

Лаборатория обеспечена компьютерами, в которых установлено необходимое программное обеспечение фирмы Синопис для симуляции и синтеза цифровых устройств – VCS-симулятор, CustomDesigner, Hspice, StarRC.

2.5. Распределение весов по модулям и формам контроля

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
	М1	М2	М3	М1	М2	М3		
Вид учебной работы/контроля								
Контрольная работа			1			1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							1	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								0.4
Экзамен (оценка итогового контроля)								0.6
			$\Sigma = 1$			$\Sigma = 1$	$\Sigma = 1$	$\Sigma = 1$

3. Теоретический блок

3.1 Материалы по теоретической части курса

3.1.1. Учебники

1. Ch. Hawkins, J. Segura, P. Zarkesh-На “CMOS Digital Inegrated Circuits: A First Course”, SciTech publishing, 2012
2. M. Mano, M. Ciletti “Digital Design: With an Introduction to the Verilog HDL”, Prentice Hall, 5 edition, 2012
3. R. Morrison “Digital Circuit Boards: Mach 1 GHz”, Wiley, 1 edition, 2012
4. K. Yearp “Fundamentals of Digital Integrated Circuit Design”, AuthorHouse, 2011
5. J. M. Rabaey, A. Chandrakasan, B. Nikolic “Digital Integrated Circuits”, Prentice Hall, 3 edition, 2008
6. J. Walkerly. Digital Design Principles and Practices. Prentice Hall, 4 edition, 2006
7. А.К. Туманян “Основы цифрового проектирования с использованием языка Verilog” Чартарагет, 2012

4. Практический блок

4.1. Планы лабораторных работ

Лаб.1. Способы представления булевых функций.

Канонические формы представления булевых функций: СДНФ, КДНФ. Представление функций в полиномиальной форме.

Лаб.2. Представление булевых функций в виде n-мерного куба. Минимизация булевых функций с помощью карт Карно.

Лаб.3. Описание на Verilog преобразователя входного двоичного кода в код Грея.

Симуляция с помощью VCS - симулятора.

Лаб.4. Описание на Verilog схемы извлечения корня квадратного. Симуляция и синтез с помощью DesignCompiler.

Лаб.5. Реализация булевых функций на мультиплексорах и дешифраторах.

Описание на Verilog мультиплексоров с заданным числом входов и заданной разрядности.

Симуляция с помощью VCS и синтез с помощью DesignCompiler.

5. Материалы по оценке и контролю знаний

5.1. Перечень вопросов для зачета

1. Особенности работы интегральных цифровых микросхем.
2. Зоны отображения логических сигналов. Логические уровни, логический перепад.
3. Принципиальная схема и работа базового элемента высокопороговой логики.
4. Принципиальная схема базового элемента транзисторно-транзисторной логики (ТТЛ).
5. Структура MOS-транзистора n-типа и p-типа. Описание работы.
6. Структура инвертора на MOS- транзисторах. Описание работы.
7. Структура мультиплексора (на основе TG). Описание работы.
8. Структура элемента NAND и AND на MOS-транзисторах. Описание работы.
9. Структура элемента NORиOR на MOS-транзисторах. Описание работы.
10. Структура элемента XOR и XNOR на MOS-транзисторах. Описание работы.
11. Приборы с зарядовой связью.
12. Основные положения алгебры логики.
13. Составление и минимизация логических функций, реализация логических схем.
14. Таблицы переключений и карты Карно.
15. Общая характеристика преобразователей кодов. Шифраторы.
16. Принципиальная схема мультиплексора цифровых сигналов.